

M92

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-213918

(43)Date of publication of application : 15.08.1997

(51)Int.Cl.

H01L 27/14  
H01L 27/15  
H01L 29/778  
H01L 21/338  
H01L 29/812  
H01L 33/00  
H01S 3/18

(21)Application number : 08-016270

(71)Applicant : FURUKAWA ELECTRIC CO LTD:THE

(22)Date of filing : 01.02.1996

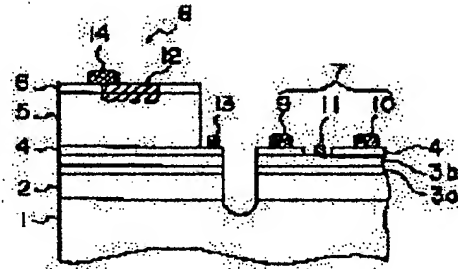
(72)Inventor : OKUBO NORIO

## (54) PHOTOELECTRONIC INTEGRATED CIRCUIT ELEMENT

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To improve the reliability in specified wavelength range by composing a photo element part from either a light receiving element part or emitting element part and making active layers of these receiving and emitting element parts, using a specified compd. semiconductor.

**SOLUTION:** On a semi-insulative GaAs substrate 1 a nondoped GaAs buffer layer 2, nondoped InGaAs channel layer 3a, n-InGaP carrier feed layer 3b, n<sup>+</sup>-GaAs contact layer 4, i-InGaAsN photoabsorptive layer 5, and nondoped InGaP cap layer 6 are epitaxially grown. A photoelectronic mobility transistor part 7 is formed as an electronic element part and photo diode part 8 as a photo element part on the substrate 1. Thus, a high reliability photoelectronic integrated circuit element can be obtained and semiconductor laser element can show a superior temp. characteristic.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

W192

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-213918

(43) 公開日 平成9年(1997)8月15日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 27/14			H 0 1 L 27/14	Z
27/15			27/15	S
29/778			33/00	C
21/338			H 0 1 S 3/18	
29/812		9447-4M	H 0 1 L 29/80	H
審査請求 未請求 請求項の数 2 O L (全 5 頁) 最終頁に続く				

(21) 出願番号 特願平8-16270

(22) 出願日 平成8年(1996)2月1日

(71) 出願人 000005290

古河電気工業株式会社

東京都千代田区丸の内2丁目6番1号

(72) 発明者 大久保 典雄

東京都千代田区丸の内2丁目6番1号 古

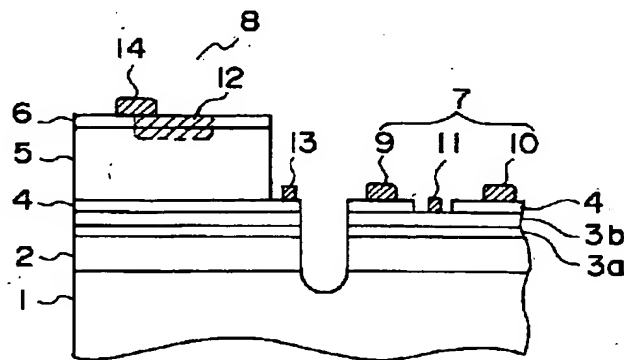
河電気工業株式会社内

(54) 【発明の名称】 光電子集積回路素子

(57) 【要約】

【課題】 GaAs 基板上に形成された、光通信用波長領域における安定した光電子集積回路素子を提供する。

【解決手段】 GaAs 基板1上に光素子部8と電子素子部7を形成した光電子集積回路素子であって、光素子部8は受光素子部からなり、前記受光素子部の光吸収層5はGaAsN系化合物半導体で構成されている。



## 【特許請求の範囲】

【請求項1】 GaAs基板上に光素子部と電子素子部を形成した光電子集積回路素子であって、光素子部は少なくとも受光素子部と発光素子部の一方からなり、前記受光素子部の光吸収層および前記発光素子部の活性層はGaAsN系化合物半導体からなることを特徴とする光電子集積回路素子。

【請求項2】 前記GaAsN系化合物半導体は、GaAsN、InGaAsN、InGaAsPN、GaAlAsN、InGaAlAsN、AlGaAsPNまたはInGaAlAsPNであることを特徴とする請求項1記載の光電子集積回路素子。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、信頼性を向上させた光電子集積回路素子に関する。

## 【0002】

【従来の技術】光素子と電子素子を同一基板上にモノリシックに集積させた光電子集積回路素子は、近い将来における広帯域、大容量光通信のキーデバイスとして位置付けられている。ところで、光通信では、InP系半導体レーザ素子を用いて得られる1.3~1.55μmの波長域を吸収する受光素子として、InP基板上にInGaAsPまたはInGaAsを積層した素子が用いられている。しかしながら、InP基板を用いた電子素子は、GaAs基板を用いた素子ほど製作技術が成熟していないため、信頼性が確立していない。また、InPでは3インチ以上の大型の基板作製が技術的に困難であるので、経済性的見通しが明るくない。このような背景があるため、InP基板を用いた光電子集積回路素子は実現が困難になっている。そこで、Si基板を用いた光電子集積回路素子が検討されているが、これも多くの問題があり、実現の見通しは立っていない。

## 【0003】

【発明が解決しようとする課題】上述のように現時点では、1.3~1.55μmの波長域で信頼性に優れた光電子集積回路素子の製作が困難であるという問題がある。そこで、本発明は、上記波長領域で信頼性に優れたGaAs基板上に形成された光電子集積回路素子を提供することを目的とする。

## 【0004】

【課題を解決するための手段】本発明は上記問題点を解決すべくなされたもので、GaAs基板上に光素子部と電子素子部を形成した光電子集積回路素子であって、光素子部は少なくとも受光素子部と発光素子部の一方からなり、前記受光素子部の光吸収層および前記発光素子部の活性層はGaAsN系化合物半導体からなることを特徴とするものである。ここで、GaAsN系化合物半導体はGaAsN、InGaAsN、InGaAsPN、GaAlAsN、InGaAlAsN、AlGaAsP

NおよびInGaAlAsPNを例示することができる。

【0005】本発明の技術的背景は次の通りである。最近、新材料として窒素系の3-5族化合物半導体が青色レーザの実現に向けて活発に研究されており、そのバンド構造の遷移型の種類や結晶構造などの物性が明らかになりつつある。また、最近のエネルギーバンドの計算により、GaAsNの詳細なバンド構造が解明されてきた。図3は、3-5族化合物半導体の格子定数とバンド・ギャップの関係を示す図であり、既知の化合物半導体のデータにGaAsN系化合物半導体のデータを加えたものである。GaAsNはN組成が0.1でバンド・ギャップがなくなり、所謂金属または半金属状態となるが、N組成が0.1よりも小さくなると、直接遷移型の半導体となり、そのバンド・ギャップは1.42eV(0.87μm波長に相当)までの範囲をカバーする。さらに、直接遷移型の半導体となるGaAsNは、図3からわかるように、GaAsよりも格子定数が小さいが、GaAsとの格子不整合率が2%以下になっている。また、GaAsNにInを添加すると、格子定数は大きくなり、バンド・ギャップは小さくなる。GaAsNにPを添加すると、格子定数は小さくなり、バンド・ギャップも小さくなる。GaAsNにAlを添加すると、格子定数は殆ど変わらないが、バンド・ギャップは大きくなる。このようなことから、適当な組成のGaAsNにIn、Al、Pを適切に添加することにより、基板となるGaAsに格子整合し、かつ、現在通信用に用いられている波長領域を含む広範囲の波長領域をカバーするバンド・ギャップを有する化合物半導体を得ることができる。

【0006】従って、GaAs基板上に格子整合させて、GaAsN系化合物半導体からなる光吸収層を有する所望の波長の受光素子、およびGaAsN系化合物半導体からなる活性層を有する所望の波長の発光素子を形成することができる。一方、GaAs基板上に電子素子を形成する技術は確立しているので、上述の受光素子および発光素子をGaAs基板上に形成することにより、同一GaAs基板上に光素子部と電子素子部を形成した信頼性のある光電子集積回路素子を作製することができる。

【0007】一方、上述のように本発明では、GaAs基板上に形成された発光素子部の活性層をGaAsよりもバンド・ギャップが小さいGaAsN系化合物半導体で構成するため、クラッド層と活性層のバンド・ギャップ差がGaAs活性層の場合よりも大きくなり、温度特性が向上する。

【0008】その理由は次の通りである。即ち、クラッド層のバンド・ギャップを活性層よりも大きくすることにより、温度上昇のために高エネルギーとなった電子の活性層内への閉じ込めを良くすることができるからであ

る。例えば、InP系半導体レーザ素子については、温度特性を改善させるためにクラッド層にInPの代わりに、それよりもバンド・ギャップが大きいInGaPを用いる考えが提案されている（文献1参照）。また、GaAs活性層については、GaAsよりもバンド・ギャップが大きいInGaPやAlGaAsをクラッド層に用いている。文献1: Appl. Phys. Lett, Vol. 63, 712 (1993)。

#### 【0009】

【発明の実施の形態】以下、図面に基づいて本発明の実施の一形態を詳細に説明する。図1は、本発明にかかる光電子集積回路素子の一実施形態を示す断面図であり、GaAs基板上に光素子部としてフォトダイオード部を、電子素子部として高電子移動度トランジスタ（HEMT）部を形成したものである。本実施形態は、図1に示すように、半絶縁GaAs基板1上に0.5 $\mu$ m厚のノンドープGaAsバッファ層2、0.01 $\mu$ m厚のノンドープInGaAsチャネル層3a、0.3 $\mu$ m厚のn-InGaPキャリア供給層3b、0.3 $\mu$ m厚のp-GaAsコンタクト層4、1 $\mu$ m厚のi-InGaAsN光吸収層5、0.1 $\mu$ m厚のノンドープInGaPキャップ層6を順次エピタキシャル成長した。その後、フォトリソグラフィ、エッチング、Zn拡散等を用いたプロセスにより、電子素子部として増幅素子であるHEMT部7を、光素子部として受光素子であるフォトダイオード部8をモノシリックにGaAs基板1上に形成した。HEMT部7において、9はソース電極、10はドレイン電極、11はゲート電極である。ゲート長は0.5 $\mu$ mである。また、フォトダイオード部8において、12はZn拡散領域、13はn電極、14はp電極である。受光径は30 $\mu$ mである。

【0010】上述の光電子集積回路素子を用いて、トランスインピーダンスアンプとしての動作を確認したところ、2.5Gb/sで送信される波長1.55 $\mu$ mの光信号に対して、信号を識別し損なう割合である符号誤り率 $1 \times 10^{-9}$ での受信感度は、-25 dBmという良好な値であった。これにより、従来は不可能であったGaAs上に形成された光電子集積回路素子を実現することができた。

【0011】なお、上記実施例では、光吸収層をInGaAsNで構成したが、InGaAsPN、AlGaAsN、InAlGaAsN、AlGaAsPN、InAlGaAsPNで光吸収層を構成しても同様の効果が得られる。また、電子素子部としてHEMT部を形成したが、他の電子素子、例えば電界効果トランジスタ（FET）、ヘテロ接合バイポーラトランジスタ（HBT）を形成しても同様の効果が得られる。

【0012】図2は、本発明にかかる光電子集積回路素子の他の実施形態を示す断面図であり、GaAs基板上に光素子部として半導体レーザ素子部を、電子素子部と

してFET部を形成したものである。即ち、半導体レーザ素子部32は、半絶縁性GaAs基板21上に、0.5 $\mu$ m厚のn-GaAsバッファ層22、2.0 $\mu$ m厚のn-In<sub>0.49</sub>Ga<sub>0.51</sub>Pクラッド層23、50nm厚のGaAs光閉じ込め層24、多重量子井戸構造からなる活性層25、50nm厚のGaAs光閉じ込め層26、0.5 $\mu$ m厚のp-In<sub>0.49</sub>Ga<sub>0.51</sub>Pクラッド層27、0.5 $\mu$ m厚のp-GaAsキャップ層28を順次、積層したもので、リッジ導波路型をしている。29は電流狭窄のためのSiO<sub>2</sub>膜、30はキャップ層28上に形成されたp電極、31はクラッド層23上に形成されたn電極である。ここで、活性層25は、5nm厚のInGaAsN歪み量子井戸層（ $\lambda_g = 1.3 \mu\text{m}$ ）と5nm厚のGaAs障壁層を交互に積層させ、合わせて4層の量子井戸層で構成されている。ここで、In<sub>0.49</sub>Ga<sub>0.51</sub>Pクラッド層23、27は、図3からわかるように、InGaAsN歪み量子井戸層（ $\lambda_g = 1.3 \mu\text{m}$ ）よりもバンドギャップが大きくなっている。また、FET部36は、0.5 $\mu$ m厚のn-GaAsバッファ層22をチャネル層として利用したものである。33はソース電極、34はドレイン電極であり、いずれもオーミック電極であり、35はゲート電極であり、ショットキー接合からなる電極である。

【0013】この光電子集積回路素子において、半導体レーザ素子部32のリッジ導波路の幅を2 $\mu$ m、共振器長を300 $\mu$ mとし、低反射側に反射率60%の誘電体多層膜を、高反射側に反射率95%の誘電体多層膜をコーティングした。このようにして製作した半導体レーザ素子部32は25℃において発振しきい値電流が10mA、発振波長がほぼ1.3 $\mu$ mであった。また、10°から85°における特性温度（高いほど温度依存性が小さく、安定していることを示す）は130Kであった。この値は通常のInP系レーザの値である40～80Kと比較して非常に高い温度であり、本実施形態の半導体レーザ素子部32は安定した温度特性を有することがわかる。

【0014】なお、上記半導体レーザ素子部では、クラッド層にInGaPを用いたが、AlGaAsまたはInGaAlPを用いてもよい。さらに、活性層にはInGaAsNに限定されることなく、前述のGaAsN系化合物半導体を用いることができる。

#### 【0015】

【発明の効果】以上説明したように本発明によれば、GaAs基板上に光素子部と電子素子部を形成した光電子集積回路素子であって、光素子部は少なくとも受光素子部と発光素子部の一方からなり、前記受光素子部の光吸収層および前記発光素子部の活性層はGaAsN系化合物半導体からなるため、信頼性に優れた光電子集積回路素子が得られるという優れた効果がある。特に、このようにして形成された半導体レーザ素子は優れた温度特性

を示す。

【図面の簡単な説明】

【図1】本発明にかかる光電子集積回路素子の一実施形態を示す断面図である。

【図2】本発明にかかる光電子集積回路素子の他の実施形態を示す断面図である。

【図3】GaAsN系化合物半導体の格子定数とバンドギャップの関係を示す図である。

【符号の説明】

- |       |                            |
|-------|----------------------------|
| 1、2.1 | 半絶縁GaAs基板                  |
| 2     | ノンドープGaAsバッファ層             |
| 3a    | ノンドープInGaAsチャネル層           |
| 3b    | n-InGaPキャリア供給層             |
| 4     | n <sup>+</sup> -GaAsコンタクト層 |
| 5     | i-InGaAsN光吸収層              |
| 6     | ノンドープInGaPキャップ層            |
| 7     | HEMT部                      |
| 8     | フォトダイオード部                  |

9、33

10、34

11、36

12

13、31

14、30

22

23

層

24、26

25

27

層

28

29

32

36

ソース電極

ドレイン電極

ゲート電極

Zn拡散領域

n電極

p電極

n-GaAsバッファ層

n-In<sub>0.49</sub>Ga<sub>0.51</sub>Pクラッド

GaAs光閉じ込め層

活性層

p-In<sub>0.49</sub>Ga<sub>0.51</sub>Pクラッド

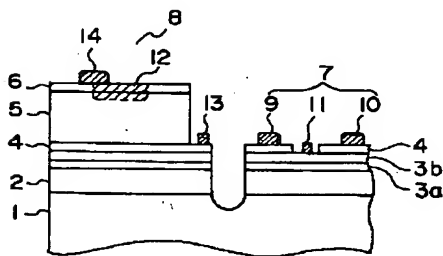
p-GaAsキャップ層

SiO<sub>2</sub>膜

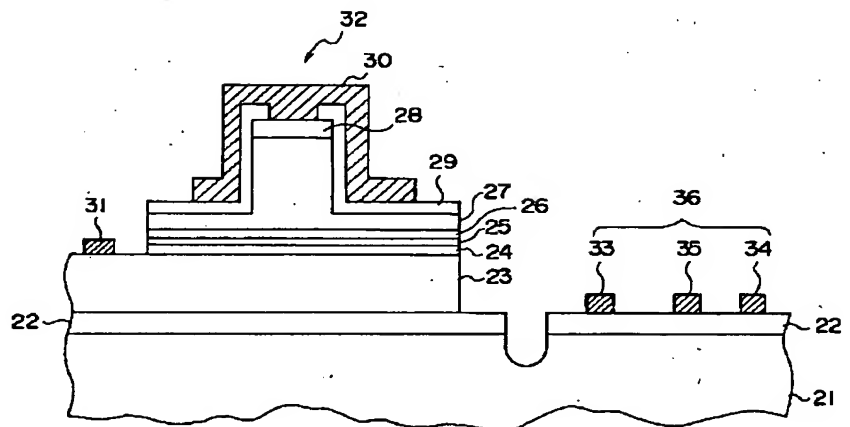
半導体レーザ素子部

FET部

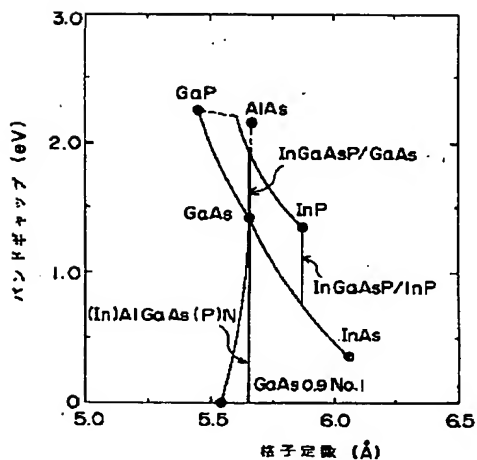
【図1】



【図2】



【図3】



フロントページの続き

(51)Int.Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 33/00

H 0 1 S 3/18